Visión de conjunto

El termino súperescalar hace referencia a una maquina diseñada para mejorar la velocidad de ejecución de las instrucciones escalares.

Lo esencial del enfoque superescalar es su habilidad para ejecutar instrucciones en diferentes causes de manera independiente y concurrente.

* Superescalar frente a supersegmentado

Una solución alterna para alcanzar mayores prestaciones es la llamada supersegmentacion, aprovecha el hecho de que muchas etapas realizan tareas que requieren menos de medio ciclo de reloj.

Es capaz de ejecutar dos etapas del cauce por ciclo de reloj.

El procesador supersegmentado se queda atrás en relación al superescalar.

Limitaciones

Se refiere al grado en el que en promedio las instrucciones de un programa se pueden ejecutar en paralelo.

- paralelismos en las instrucciones (posee 5 limitaciones):

* Dependencia de datos verdadera (dependencia de flujo o de escritura-lectura)
* Dependencia relativa al procedimiento
* Conflicto en los recursos
* Dependencia de salida
* Antidependencia

Cuestiones relacionadas con el diseño

* Paralelismo en las instrucciones y paralelismo de la maquina

Cuando las instrucciones de una secuencia son independientes y por tanto pueden ejecutarse en paralelo solapándose.

Depende de la frecuencia de dependencias de datos verdaderas y dependencias relativas al procedimiento que haya en el código.

El paralelismo en la maquina: es una medida de la capacidad del procesador para sacar partido del paralelismo en las instrucciones. Depende del número de instrucciones que pueden captarse y ejecutarse al mismo tiempo.

* Políticas de emisión de instrucciones

Se refiere a un protocolo usado para emitir instrucciones

- Hay tres ordenamientos importantes:

El orden en que se captan las instrucciones

El orden en que se ejecutan las instrucciones

El orden en que las instrucciones actualizan los contenidos de los registros y de las posiciones en memoria

- En términos generarles se pueden agrupar en las sig. Categorías:

Emisión en orden y finalización en orden: emite instrucciones en el orden exacto y escribir los resultados en ese mismo orden.

Emisión en orden y finalización desordenada: se usa para mejorar la velocidad en los proc. RISC

Emisión desordenada y finalización desordenada: el proc tiene capacidad de atisipacion que le permite identificar instrucciones independientes.

* Renombramiento de registros

Se conoce como renombramiento de registro cuando el hardware del procesador asigna dinámicamente los registros que están asociados con los valores que necesitan las instrucciones en diversos instantes de tiempo.

* Paralelismo de la maquina
* Predicción de saltos

Esta permite al procesador calcular el resultado de las instrucciones de salto condicional antes de que se pre capten instrucciones innecesarias.

* Ejecución superescalar… figura(14.6)
* Implementación superescalar

Comentarios generales sobre el hardware que requiere el procesador en la aprox superescalar.

- se enumeran los sig. Elementos principales:

* Estrategias de captación de instrucciones que capten simultáneamente múltiples instrucciones prediciendo los resultados de las instrucciones de salto condicional.
* Lógica para determinar dependencias verdaderas entre valores de registros.
* Mecanismos para iniciar o emitir múltiples instrucciones en paralelo.
* Recursos para la ejecución en paralelo de múltiples instrucciones.
* Mecanismos para entregar el estado del procesador en el orden correcto.